

**(54) INFORMATION PROCESSOR**

(11) 2-93491 (A) (43) 4.4.1990 (19) JP

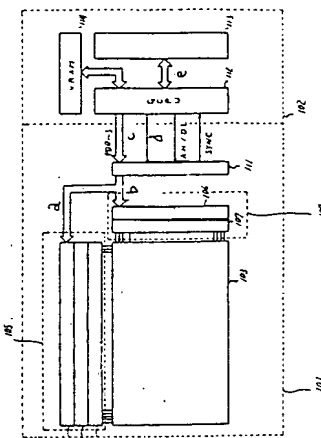
(21) Appl. No. 63-246089 (22) 29.9.1988

(71) CANON INC (72) YUJI INOUE(2)

(51) Int. Cl<sup>5</sup>. G09G3/36, G02F1/133, G06F3/14, G09G1/02, G09G3/20, G09G5/36

**PURPOSE:** To execute an information processing being suitable for a screen using a ferroelectric liquid crystal by providing an image information receiving means, a means for storing the information in a memory in order of priority, and a means for executing a transfer control to a driving control means from the memory in order of priority.

**CONSTITUTION:** A controller 102 sends scanning line address information and image information (PG) to a scanning line driving circuit 104 and an information driving circuit 105 of a liquid crystal display device 101. Subsequently, two kinds of information is discriminated by an AH/DL signal. A control circuit 111 extracts the scanning line address information from a PD, drives a designated scanning electrode of a panel 103 by a signal generating circuit 107 through a decoder 106, and the display information is shifted by a 1H portion by a shift register 108, and thereafter, stored in a line memory 109 for 1H and outputted from a generating circuit 110. The synchronization between the devices 101, 102 is taken by a signal SYNC. Subsequently, a prescribed display control program receives an external request and decides a picture drawing processing to a rewriting area and a VRAM required for rewiring in order of priority, and selects and transfers image information by synchronizing with the display device 101.



113: host CPU, a: display information, b: scanning line address information, c: data line, d: transfer clock, e: host bus

**(54) VIDEO SIGNAL PROCESSOR**

(11) 2-93492 (A) (43) 4.4.1990 (19) JP

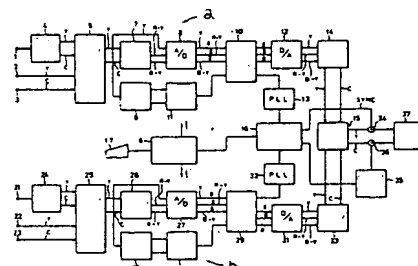
(21) Appl. No. 63-245231 (22) 29.9.1988

(71) SONY CORP (72) AKIRA HAGINO(1)

(51) Int. Cl<sup>5</sup>. G09G5/14

**PURPOSE:** To simultaneously display a still picture conforming to the lapse of time and a continuous still picture by providing a recording means for holding plural video signals of a prescribed time at a prescribed interval, and a control means for outputting them successively.

**CONSTITUTION:** Under the control of a system controller 6, image processing circuits 10, 29 record and hold a digital image of a prescribed time portion, it is allowed to pass through D/A converting circuits 12, 31, encoders 14, 33 and a changeover switch 15 at a prescribed interval, and a synchronizing signal and a color burst signal are added to a Y signal and a C signal, respectively by adding circuits 34, 36 and sent to a monitor 37. The monitor 37 divides a screen into small screens  $D_1 - D_8$ , based on the signals Y, C, and by a signal from an A system, a still image conforming to the lapse of time is displayed on  $D_1 - D_8$ , and by a signal from a B system, electronic flash reproduction is executed on  $D_8$ . By this constitution, video processing signal processor which can display continuously the still screen in addition to a conventional multiple screen display is obtained.



4,24: Y/C separation, 5,25: changeover switch circuit, 7,26: decoder, 9,28: synchronizing separation, 11,30: timing formation, 16: synchronizing signal generation, 35: color burst generation, a: A system, b: B system, c: clock control signal

**(54) DISPLAY CONTROLLER**

(11) 2-93493 (A) (43) 4.4.1990 (19) JP

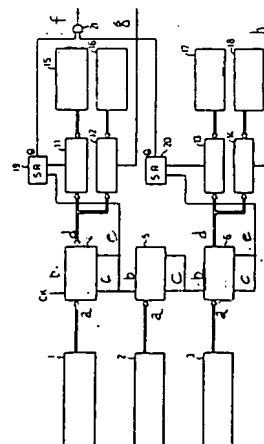
(21) Appl. No. 63-242478 (22) 29.9.1988

(71) FUJITSU LTD (72) YOSHINOBU KOMAGATA

(51) Int. Cl<sup>5</sup>. G09G5/18

**PURPOSE:** To obtain the display controller of a raster scan type by providing a register for storing a prescribed number of clocks, and a counter which executes addition or subtraction, whenever the clock is received, and to which a value of the register is loaded, when a counting value reaches a prescribed value, on one of counters.

**CONSTITUTION:** A presettable down-counter is used. To a counter 4, a value (n) of a character counter control register 1 is loaded by a borrow signal, and subtracted by a clock CK, and when it reaches a prescribed value, a borrow output is sent. The borrow output allows a raster counter 5 to subtract and when it reaches a prescribed value, the borrow output is sent and a value (m) of a register 2 is loaded to the raster counter 5. Subsequently, a line counter 3 is allowed to subtract by the borrow output, and when it reaches a prescribed value, a value (k) of a register 3 is loaded to a line counter 6. According to this constitution, the number of coincidence detecting circuits is decreased, therefore, the display controller whose circuit constitution is simplified is obtained.



11,12,13,14: coincidence detection, 15: horizontal flyback time register, 16: horizontal synchronizing position register, 17: vertical flyback time register, 18: vertical synchronizing position register, a: data input, b: count, c: load, d: count value output, e: borrow, f: display effective period signal, g: horizontal synchronizing signal, h: vertical synchronizing signal

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平2-93492

⑬ Int. Cl.<sup>3</sup>  
G 09 G 5/14

識別記号 庁内整理番号  
Z 8121-5C

⑭ 公開 平成2年(1990)4月4日

審査請求 未請求 請求項の数 1 (全6頁)

⑮ 発明の名称 映像信号処理装置

⑯ 特 願 昭63-245231

⑰ 出 願 昭63(1988)9月29日

⑱ 発 明 者 萩 野 晃 東京都品川区北品川6丁目7番35号 ソニー株式会社内  
⑲ 発 明 者 桶 川 秀 治 東京都品川区北品川6丁目7番35号 ソニー株式会社内  
⑳ 出 願 人 ソニー株式会社 東京都品川区北品川6丁目7番35号  
㉑ 代 理 人 弁理士 杉浦 正知

明 細 書

表示とを同時にできるようにしたものである。

1. 発明の名称

映像信号処理装置

2. 特許請求の範囲

所定時間の映像信号を所定間隔毎に複数、保持する記録手段と、

上記映像信号を上記記録手段から順次、出力せしめる制御手段とを備えたことを特徴とする映像信号処理装置。

3. 発明の詳細な説明

(産業上の利用分野)

この発明は、映像信号処理装置、特にマルチ画面表示を行うに好適な映像信号処理装置に関する。

(発明の概要)

この発明は、映像信号処理装置に於いて、所定時間の映像信号を所定間隔毎に複数、保持する記録手段と、映像信号を上記記録手段から順次、出力せしめる制御手段とを備えたことにより、時間の経過に従う複数の静止画表示と、静止画の連続

[従来の技術]

従来の映像信号処理装置には、モニターの画面を複数の小画面に分割、例えば9分割し、各小画面毎に夫々静止画を表示する、いわゆるマルチ画面表示の機能がある。マルチ画面表示によれば、静止画を時間的経過に従って小画面毎に表示できるため、例えばスポーツのフォーム分析に好適である。

[発明が解決しようとする課題]

しかしながら、スポーツのフォーム分析は勿論、作業員の動作分析等でも、各時点における静止画を見るだけでなく、静止画を連続的に、即ち、ストロボ再生のようにして見るようにすれば、一層効果的な分析が行え、本来の目的をより効果的に達成できることが多い。しかしながら、上述したような従来の映像信号処理装置におけるマルチ画面表示機能では、静止画を分割された小画面に時

間的経過に従って表示することはできるものの、静止面表示すると同時に静止面をストロボ再生すること迄はできなかった。また、上述の静止面表示と同時に、通常再生で得られる動面を表示することもできなかった。

従ってこの発明の目的は、従来のマルチ画面表示に加えて静止面を連続的に表示し得る映像信号処理装置を提供することにある。

#### 〔課題を解決するための手段〕

この発明に係る映像信号処理装置は、所定時間の映像信号を所定間隔毎に複数、保持する記録手段と、映像信号を記録手段から順次、出力せしめる制御手段とを備えた構成としている。

#### 〔作用〕

記録手段には、所定時間の映像信号が所定間隔毎、例えば所定の時間間隔毎に保持されている。制御手段から出力される制御信号で記録手段から所定時間の映像信号がモニターに出力される。

一方、Y/C分離ビデオ信号のY信号、C信号は切換えスイッチ回路5に直接、供給される。

切換えスイッチ回路5では、上述の複合カラービデオ信号と、Y/C分離ビデオ信号のいずれかがシステムコントローラ6〔以下、シスコンと称する〕からの制御信号により選択される。選択されたY信号は、デコーダ7、A/D変換回路8、同期信号分離回路9に夫々供給される。また、選択されたC信号は、デコーダ7に供給される。

デコーダ7では、Y信号、C信号に基づいてクロマ復調がなされてR-Y信号、B-Y信号が形成され、A/D変換回路8に供給される。

A/D変換回路8では、シスコン6から供給されるクロックに同期してY信号、R-Y信号、B-Y信号を夫々、8ビットのデジタル画像データ〔以下、画像データと称する〕にA/D変換する。この画像データは画像処理回路10に供給される。

一方、同期信号分離回路9では、Y信号から垂直、水平の各同期信号を分離する。この同期信号はタイミング形成回路11に供給される。

モニターは複数の小画面に分割され、この各小画面に映像信号が夫々時間的経過に従って静止面表示される。

この時、一部の小画面で各静止面を連続的に表示〔ストロボ再生〕することにより、時間的経過に従う複数の静止面表示と、静止面の連続表示とを同時に行える。

#### 〔実施例〕

以下、この発明の一実施例について第1図乃至第4図を参照して説明する。

第1図は、この実施例の映像信号処理装置のブロック図を示す。

まず、第1図に於いて、A系統のブロックについて説明する。

端子1には複合カラービデオ信号が供給され、端子2、3にはY/C分離ビデオ信号が供給される。複合カラービデオ信号は、Y/C分離回路4にてY/C分離され、Y（輝度）信号、C（搬送色）信号が切換えスイッチ回路5に供給される。

タイミング形成回路11では、上述の同期信号に基づいて画像処理回路10内の図示せぬメモリに書込み、読み出しのタイミングを規定するタイミング制御信号を形成する。このタイミング制御信号は画像処理回路10に供給される。

画像処理回路10は、シスコン6からの制御信号及び、タイミング制御信号に従って、8ビットの画像データ〔Y信号、R-Y信号、B-Y信号〕を所定時間、図示せぬメモリに書込み、保持する。それと共に、シスコン6からの制御信号に従って、マルチ画面表示が可能なように、画像データの間引き処理を行い、画像データをD/A変換回路12に供給する。尚、この画像処理回路10のメモリからの画像データの読み出しのタイミング、画像処理回路10からの間引かれた画像データの出力のタイミングは、後述のサンプリングインターバルに対応してシスコン6から供給される制御信号に基づいて、適宜に設定され得る。画像データの出力されるタイミングがPLL13に供給される。

D/A変換回路12はシスコン6から供給されるクロックに同期して画像データを再びアナログ化する。この画像データは、エンコーダ14に供給される。

エンコーダ14は、Y信号、R-Y信号、B-Y信号を再びY信号、C信号に変換する。Y信号、C信号は切換えスイッチ15に供給される。

一方、上述のPLL13では、画像データの出力タイミングからクロックを抽出する。このクロックが同期信号発生回路16に供給される。

次いでB系統のブロックについて説明する。

端子21には複合カラービデオ信号が供給され、端子22、23にはY/C分離ビデオ信号が供給される。複合カラービデオ信号は、Y/C分離回路24にてY/C分離され、Y信号、C信号が切換えスイッチ回路25に供給される。一方、Y/C分離ビデオ信号のY信号、C信号は切換えスイッチ回路25に直接、供給される。

切換えスイッチ回路25では、上述の複合カラービデオ信号と、Y/C分離ビデオ信号のいずれ

かがシスコン6からの制御信号により選択される。選択されたY信号は、デコーダ26、A/D変換回路27、同期信号分離回路28に夫々供給される。また、選択されたC信号は、デコーダ26に供給される。

デコーダ26では、Y信号、C信号に基づいてクロマ復調がなされ、R-Y信号、B-Y信号が形成され、R-Y信号、B-Y信号がA/D変換回路27に供給される。

A/D変換回路27ではシスコン6から供給されるクロックに同期してY信号、R-Y信号、B-Y信号を夫々8ビットの画像データにA/D変換する。画像データは画像処理回路29に供給される。

一方、同期信号分離回路28では、Y信号から垂直、水平の各同期信号を分離する。この同期信号はタイミング形成回路30に供給される。

タイミング形成回路30では、上述の同期信号に基づいて、画像処理回路29内の図示せぬメモリの書込み、読出しのタイミングを規定するタイ

ミング制御信号を形成する。タイミング制御信号は画像処理回路29に供給される。

画像処理回路29は、画像処理回路10と同様に、画像データを所定時間、図示せぬメモリに書込み、保持する。それと共に、シスコン6からの制御信号に従って、画像データの間引き処理を行い、画像データをD/A変換回路31に供給する。尚、この画像処理回路29のメモリからの画像データの読み出しのタイミング、画像処理回路29からの間引かれた画像データの出力のタイミングは、後述のサンプリングインターバルに対応してシスコン6から供給される制御信号に基づいて、適宜に設定され得る。画像データの出力されるタイミングがPLL32に供給される。

D/A変換回路31はシスコン6から供給されるクロックに同期して画像データを再びアナログ化する。この画像データは、エンコーダ33に供給される。

エンコーダ33では、エンコーダ14と同様に、Y信号、R-Y信号、B-Y信号を再びY信号、

C信号に変換する。このY信号、C信号は、切換えスイッチ15に供給される。

一方、上述のPLL32では、画像データの出力タイミングからクロックを抽出し、このクロックが同期信号発生回路16に供給される。

キーボード17からシスコン6には各種信号が供給され、シスコン6は上述の信号に基づき制御信号、クロックをA/D変換回路8、27、D/A変換回路12、31、同期信号発生回路16、切換えスイッチ回路5、25、画像処理回路10、29、切換えスイッチ15等に供給する。

同期信号発生回路16は、シスコン6からのクロック及び、PLL13、32から供給されるクロックに基づいて、同期信号を出力する。この同期信号は、加算回路34、バースト信号発生回路35に夫々供給される。

切換えスイッチ15はシスコン6からの制御信号に基づき、A、Bの二系統で供給されるビデオ信号の一方を選択するもので、選択されたY信号、C信号が加算回路34、36に供給される。

加算回路34は、同期信号をY信号に加算するもので、Y信号はモニター37に供給される。加算回路36は、バースト信号発生回路35から供給されるカラーバースト信号をC信号に加算するもので、C信号はモニター37に供給される。

モニター37は、第4図に示されるように、Y信号、C信号に基づいて画面全体を9分割して小画面D1～D9を表示する。8個の小画面D1～D8で時間的経過に従った静止画表示を行い、残る一つの小画面D9でストロボ再生を行う。この場合、A系統のブロックからは小画面D1～D8の静止画表示を行うための映像信号が供給され、B系統のブロックからは小画面D9にストロボ再生を行うための映像信号が供給される。

次に、第2図乃至第4図を参照して映像信号処理装置のマルチ画面表示について説明する。尚、複合カラービデオ信号或いは、Y/C分離ビデオ信号のいずれかが供給されているものとする。

第2図にはキーボード17を示し、第3図にはサンプリングされる映像信号SPの時間長さTと

間隔1s(以下、サンプリングインターバルと称する)を示し、第4図にはマルチ表示とストロボ再生の行われる状態を示す。

第2図に於いて、キーボード17には、メモリアクションボタン40(以下、MAボタンと称する)と、リプレイボタン41と、タイムコントローラ42が設けられている。尚、43はその他の制御ボタンを示す。

モニター37にビデオ信号を通常再生している時、画像、例えばゴルフのスイングをより詳細に見たいような時、MAボタン40を押す。それと共に、第3図に示されるサンプリングインターバル1sを、例えば(1/30)秒から4.2秒までの間の所望の値に設定する。このサンプリングインターバル1sの設定は、タイムコントローラ42を第2図中矢示方向へ操作することにより行われる。

MAボタン40、選択されたサンプリングインターバル1sに対応する信号がシスコン6に出力される。シスコン6からは、上述の信号に対応す

る制御信号、クロックがA/D変換回路8、27、画像処理回路10、29、D/A変換回路12、31、同期信号発生回路16、切換えスイッチ15等に出力される。

画像処理回路10、29では、シスコン6からの制御信号及び、タイミング制御信号に基づいて第3図に示す時刻t0～t1までの(1/30)秒分のデジタル画像データ(Y信号、R-Y信号、B-Y信号)を図示せぬメモリに記録・保持する。尚、画像処理回路10からは、この画像データが上述のように保持されるだけでなく、サンプリングインターバル1sに対応するタイミングでD/A変換回路12に出力される。

上述のY信号、R-Y信号、B-Y信号等はD/A変換回路12を経た後、エンコーダ14にてY信号、C信号に変換され、切換えスイッチ15を介して加算回路34、36に供給される。

加算回路34ではY信号に同期信号が付加され、加算回路36ではC信号にカラーバースト信号が付加される。Y信号、C信号が夫々、モニター3

7に供給される。

これにより、第4図Aに示すように、小画面D1に、第1番目にサンプリングされたフレームF1の静止画像P1が表示される。

次いで、所定のサンプリングインターバル1sが経過した後、時刻t2になると、シスコン6から第1番目のサンプリング時と同様にして制御信号が出される。この結果、画像処理回路10、29のメモリに第2番目にサンプリングされたフレームF2の静止画像P2の画像データが保持される。画像処理回路10からはフレームF2の画像データがサンプリングインターバル1sに対応するタイミングで出力されて小画面D2にフレームF2の静止画像P2が表示される。

以下、同様にして所定のサンプリングインターバル1sで、第8番目のフレームF8迄の画像データが、画像処理回路10、29のメモリに保持される。また、画像処理回路10からフレームF8迄の画像データがサンプリングインターバル1sに対応するタイミングで順次出力されるため、

小画面D1～D8にフレームF1～F8の静止画像P1～P8が夫々表示される。静止画像P1～P8の表示の順序は、第4図Aの矢示にて示される順序とされる。そして、所定のサンプリングインターバル1sで、第9番目のフレームF9迄の画像データが、画像処理回路10、29のメモリに保持される。尚、時刻t0～t15迄、即ち、小画面D1～D8にフレームF1～F8の静止画像表示が行われている間は、小画面D9にて通常再生されている動画P0が表示される。

時刻t16以降の時点で、リプレイボタン41を押すと、シスコ6からは対応する制御信号が画像処理回路29、切換えスイッチ15等に出力されて画像処理回路29のメモリから画像データが読出される。即ち、第1番目から第9番目のフレームF1～F9の画像データがサンプリングインターバル1sに対応するタイミングで、順次読出される。この画像データは、間引き処理されて静止画像P1～P9が小画面D9に相応するサイズに縮小された後、順次D/A変換回路31に出

力される。上述の画像データは、D/A変換回路31、エンコーダ33、切換えスイッチ15、更に加算回路34、36を経てモニター37に供給される。

この結果、モニター37の小画面D9には、第4図Cに示すように、第1番目から第9番目のフレームF1～F9の静止画像P1～P9のストロボ再生が行われる。即ち、所定のサンプリングインターバル1s毎に静止画像P1～P9が連続的に表示される。

第4図Cに示すように小画面D1～D8には、サンプリングされたフレームF1～F8の静止画像P1～P8が時間的経過に従って表示されると共に、小画面D9には、サンプリングされた第1番目から第9番目のフレームF1～F9の静止画像表示が所定の表示インターバル毎に連続的に行われ、ストロボ再生が行われる。

ここで、MAボタン40を押すと画像処理回路10、29のメモリの画像データがオーバーライトされ、再び上述のステップが別の映像信号に対

して繰り返される。

また小画面D9におけるストロボ再生の表示インターバルを変えたい時は、リプレイボタン41を押す前にタイムコントローラ42の操作で所望の表示インターバルを設定することができる。

この実施例では、ビデオ信号を例に説明しているが、これに限定されるものでなく、テレビジョン信号に対しても同様に適用できるものである。また、この実施例では、A系統のブロックで静止画像表示を行うための映像信号、B系統のブロックでストロボ再生・表示を行うための映像信号を夫々出力する例について説明しているが、A、B両系統のブロックの機能を交代させることもできる。

#### 〔発明の効果〕

この発明の映像信号処理装置は、記録手段に所定時間の映像信号を所定間隔毎に複製、保持し、制御手段からの制御信号で映像信号を順次、出力するようにしているので、時間的経過に従う複製の静止画像表示と、静止画の連続表示〔ストロボ再

生〕とを同時に行えるという効果がある。

実施例によれば、8つの小画面では各フレームの静止画表示を行え、中央の小画面では各フレームの静止画を連続的に表示でき、任意の速度でストロボ再生を行えるという効果がある。また、8つの小画面には、サンプリングされた各フレームの静止画表示が行え、中央の小画面には、通常再生で得られる動画を表示できるという効果がある。

#### 4. 図面の簡単な説明

第1図はこの発明の一実施例を示すブロック図、第2図はキーボードの概略説明図、第3図はサンプリングするフレームの間隔を示す略線図、第4図は夫々マルチ画面表示とストロボ再生を示す説明図である。

#### 図面に於ける主要な符号の説明

6：システムコントローラ、10、29：画像処理回路、T：時間長さ、1s：サンプリングインターバル。

